

DIALOG(R)File 351:Derwent WPI  
(c) 2006 The Thomson Corp. All rts. reserv.

015100420      \*\*Image available\*\*

WPI Acc No: 2003-160937/200316

XRPX Acc No: N03-127086

Recording head for recording device, has level converter increasing  
voltage of recording signal, based on recording device driving voltage  
higher than logic circuit driving voltage

Patent Assignee: CANON KK (CANO )

Number of Countries: 001    Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2002374163	A	20021226	JP 2001182530	A	20010615	200316 B

Priority Applications (No Type Date): JP 2001182530 A 20010615

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2002374163	A	19	H03K-019/0185	

Abstract (Basic): JP 2002374163 A

NOVELTY - Level converter (107) increases the voltage of the input  
recording signal, based on the logic voltage (VL) of the recording  
device higher than the driving voltage (VM2) of the logic circuit (102)  
and lower than the driving voltage (VM1) of the heater driver (104).

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for  
recording device.

USE - Recording head for recording device (claimed) e.g. printer  
for word processor, personal computer and facsimile.

ADVANTAGE - Obtains stable voltage without the influence of noise,  
and ensures operation speed and noise resistance without increasing the  
cost of the control circuit.

DESCRIPTION OF DRAWING(S) - The figure shows the block diagram of  
control circuit of the recording head. (Drawing includes non-English  
language text).

Logic circuit (102)

Heater driver (104)

Level converter (107)

pp; 19 DwgNo 3/20

Title Terms: RECORD; HEAD; RECORD; DEVICE; LEVEL; CONVERTER; INCREASE;  
VOLTAGE; RECORD; SIGNAL; BASED; RECORD; DEVICE; DRIVE; VOLTAGE; HIGH;  
LOGIC; CIRCUIT; DRIVE; VOLTAGE

Derwent Class: P75; T04; U21

International Patent Class (Main): H03K-019/0185

International Patent Class (Additional): B41J-002/01

File Segment: EPI; EngPI

?

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-374163

(P2002-374163A)

(43)公開日 平成14年12月26日(2002.12.26)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テームト*(参考)
H 0 3 K 19/0185		H 0 3 K 19/00	1 0 1 E 2 C 0 5 6
B 4 1 J 2/01		B 4 1 J 3/04	1 0 1 Z 5 J 0 5 6
		H 0 3 K 19/00	1 0 1 D

審査請求 未請求 請求項の数12 O L (全 19 頁)

(21)出願番号 特願2001-182530(P2001-182530)

(22)出願日 平成13年6月15日(2001.6.15)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 櫻井 将貴

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(72)発明者 古川 達生

東京都大田区下丸子3丁目30番2号 キヤ

ノン株式会社内

(74)代理人 100076428

弁理士 大塚 康徳 (外3名)

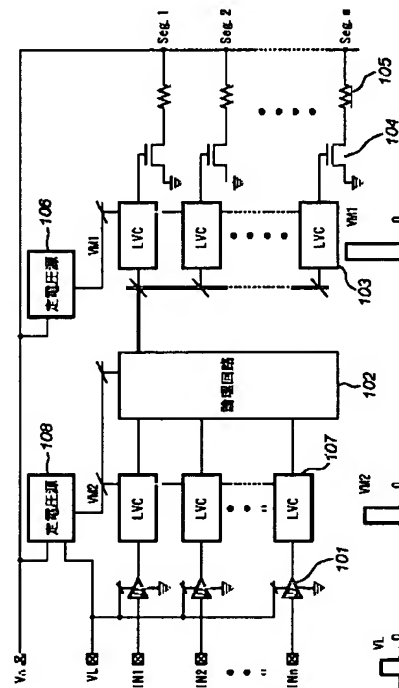
最終頁に続く

(54)【発明の名称】 記録ヘッド及びその記録ヘッドを用いた記録装置

(57)【要約】

【課題】 記録装置本体および記録ヘッドの制御回路のコスト上昇を招くことなく、その制御回路の動作速度およびノイズ耐性を確保することができる記録ヘッド及びその記録ヘッドを用いた記録装置を提供することである。

【解決手段】 記録装置のロジック電圧(VL)に基づいて入力される記録信号をその電圧より高くヒータドライバの駆動電圧(VM1)より低い論理回路の駆動電圧(VM2)に昇圧して論理回路に供給するレベルコンバータを記録ヘッド内に備える。また、記録装置から記録ヘッドへ供給されるヒータ電源電圧(VH)に発生するノイズやその電源電圧変動の影響を受けない安定した電圧を得るためにロジック電圧(VL)を基準電圧とした定電圧源を記録ヘッド内部に設け、定電圧源の出力電圧(VM2)を論理回路の電源として供給する。



【特許請求の範囲】

【請求項1】 与えられた駆動電圧に基づいて駆動される記録素子と、該記録素子の駆動を制御する論理回路とを備える記録ヘッドにおいて、

前記与えられる駆動電圧として、第1の電圧を受ける第1端子部と、

さらに前記与えられる駆動電圧として、前記第1の電圧より高い第2の電圧を受ける第2端子部と、

前記第1の電圧に基づいて外部から入力される記録信号を前記第1の電圧より高く前記第2の電圧より低い第3の電圧に昇圧して前記論理回路に供給する第1のレベルコンバータとを有することを特徴とする記録ヘッド。

【請求項2】 前記論理回路からの前記第3の電圧に基づく出力を前記第2の電圧に昇圧して前記記録素子に供給する第2のレベルコンバータをさらに有することを特徴とする請求項1に記載の記録ヘッド。

【請求項3】 前記第1のレベルコンバータを動作させるために前記第1の電圧で電源を供給する第1の定電圧源と、

前記第2のレベルコンバータを動作させるために前記第2の電圧で電源を供給する第2の定電圧源とをさらに有することを特徴とする請求項2に記載の記録ヘッド。

【請求項4】 前記記録素子は、ヒータと、前記ヒータを駆動するトランジスタを含むドライバとを有し、前記ヒータには前記第2の電圧より高いヒータ電圧が印加されていることを特徴とする請求項1乃至3のいずれかに記載の記録ヘッド。

【請求項5】 前記第1及び第2の定電圧源は前記ヒータ電圧を電源電圧とし、前記第1の定電圧源は前記第1の電圧を基準電圧として動作することを特徴とする請求項4に記載の記録ヘッド。

【請求項6】 前記第2の定電圧源は前記ヒータ電圧を電源として動作し、

前記第1の定電圧源は前記第2の定電圧源から供給される前記第2の電圧を電源電圧とし、さらに前記第1の電圧を基準電圧として動作することを特徴とする請求項4に記載の記録ヘッド。

【請求項7】 前記第1の定電圧源から供給される前記第1の電圧での電力供給ラインの一端にコンデンサを付加することを特徴とする請求項5に記載の記録ヘッド。

【請求項8】 前記第1の電圧は3.3V、前記第3の電圧は5V程度であることを特徴とする請求項1乃至7のいずれかに記載の記録ヘッド。

【請求項9】 前記記録ヘッドは、インクを吐出して記録を行うインクジェット記録ヘッドであることを特徴とする請求項1乃至8のいずれかに記載の記録ヘッド。

【請求項10】 前記インクジェット記録ヘッドは、熱エネルギーを利用してインクを吐出するために、インクに与える熱エネルギーを発生するための電気熱変換体を備えていることを特徴とする請求項9に記載の記録ヘッ

ド。

【請求項11】 前記第1の定電圧源はオペアンプにより構成されることを特徴とする請求項3に記載の記録ヘッド。

【請求項12】 請求項1乃至11のいずれかに記載の記録ヘッドを用いて記録ヘッドを行う記録装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は記録ヘッド及びその記録ヘッドを用いた記録装置に関し、特に、例えば、インクを吐出するために必要な熱エネルギーを発生する電気熱変換素子とそれを駆動するための駆動回路を同一の基板上に形成したインクジェット記録ヘッド及びその記録ヘッドを用いた記録装置に関する。

【0002】

【従来の技術】従来よりワードプロセッサ、パーソナルコンピュータ、ファクシミリ等に用いられるおける情報出力装置として、所望される文字や画像等を記録用紙やフィルム等のシート状の記録媒体に行うプリンタが知られている。

【0003】プリンタの記録方式としては様々な方式が知られているが中でも、記録媒体に対して非接触で記録が可能であり、カラー記録が容易であり、静粛性に富む等の利点があることからインクジェット方式が特に注目されている。

【0004】インクジェット方式を採用した記録装置では、記録情報に応じてインクを吐出する記録ヘッドを装着したキャリッジを記録媒体の搬送方向と直角な方向に往復走査しながらシリアルに記録を行うという構成が、安価で小型化が容易であるなどの点から一般的に広く用いられている。特に、ヒータに数μ秒程度通電することで発生する熱エネルギーにより誘発されるインクの発泡現象をインク液滴の吐出に利用する方式を採用した記録ヘッドは、高密度に多数のインク吐出ノズルをそのヘッドに形成が可能であるという利点がある。

【0005】図8は従来のインクジェット方式に従う記録ヘッドの制御回路の構成を示すブロック図である。従来の制御回路はその回路を駆動するために電源電圧(図中V<sub>L</sub>)として5V程度の電圧を用いている。なお、図8では、制御回路の上に設けられるフレキシブル基板配線や記録装置本体の駆動回路は略している。そして、製品仕様により、図8に示す制御回路が複数個実装されて記録ヘッドが形成される。

【0006】さて、図8に示す制御回路には、記録装置本体からm個のヒータ105とヒータドライバ104を駆動するための電源V<sub>H</sub>と、論理回路を駆動するための電源V<sub>L</sub>の2つの電源電圧が供給されている。

【0007】またこれらの電源の他に、画像信号に基づきヒータに通電を行うタイミングおよび通電時間などの制御を行うためのn個のロジック信号IN1、IN2、

、 $I_{Nn}$ が印加される。

【0008】次にこの制御回路の駆動について簡単に述べる。

【0009】制御回路内部では、記録装置本体から画像信号に基づいて印加されるロジック信号 $I_{N1}$ 、 $I_{N2}$ 、…… $I_{Nn}$ の波形整形をシュミットトリガ回路101により行う。波形整形されたロジック信号は論理回路102へと入力される。

【0010】論理回路102は、入力されたロジック信号に基づいてヒータ105に通電を行うタイミングやその通電時間などを各ヒータに応じてそれぞれ決定し、ヒータ105に対して通電制御を行うヒータドライバ104へとレベルコンバータ(LVC)103を経由して接続される。

【0011】ここで、論理回路102の出力をレベルコンバータ(LVC)103経由で接続する構成とするのは、論理回路102の出力電圧 $V_L$ をより高い電圧 $V_{M1}$ へと電圧レベル変換してヒータドライバ104のトランジスタを駆動することでそのトランジスタの駆動能力を向上することを目的としているからである。なお、高電圧 $V_{M1}$ ( $>V_L$ )は、ヒータ駆動電圧( $V_H$ )を受けて動作する定電圧源106により生成される。

【0012】図9は定電圧源106の内部構成の例を示す図である。

【0013】図9に示す構成によれば、ヒータ駆動電圧( $V_H$ )を抵抗401および抵抗402により分圧し、この分圧した電圧を、NMOSトランジスタ403および抵抗404からなるNMOSソースフォロワのゲートへ印加し、NMOSトランジスタ403のソースから抵抗分圧した電圧の $V_{th}$ だけ低い電圧が出力される。この例では、この出力電圧を $V_{M1}$ とし、図8に示したレベルコンバータ103の電源電圧としている。

【0014】図10はレベルコンバータ(LVC)103の構成例を示す図である。

【0015】図10に示すレベルコンバータ(LVC)103は $V_{M1}$ を電源電圧とし、抵抗501とNMOSトランジスタ502とからなるインバータを構成している。ここで入力信号(論理回路102からの出力)は、NMOSトランジスタ502のゲートへ印加される。この入力電圧レベルがNMOSトランジスタ502の $V_{th}$ 以上であれば、入力信号の論理が反転されて $V_{M1}$ を振幅レベルとする信号として出力され、信号の振幅レベルが変換される。

【0016】以上述べてきたような構成の記録ヘッドの制御回路においては、論理信号の処理を行う論理回路の電源電圧( $V_L$ )は、記録装置本体から供給される電圧レベルを変えずに動作させている。

【0017】

【発明が解決しようとする課題】ところで、これまで、インクジェットプリンタとプリンタを制御する例えばバ

ーソナルコンピュータなどを接続するためのインタフェースとしてはパラレルインタフェースが一般的に用いられてきた。この場合、プリンタ本体のロジック用の電源としては5Vが用いられ、ヘッド内のインクジェット記録ヘッド用基板もロジック電源にその5Vを用いていたため、前述の従来技術の例において $V_L$ を5Vとした。またプリンタ内部回路のICにおいて、一部のICが5Vの電源を必要としていたこともロジック電圧( $V_L$ )が5Vで発展してきた背景でもある。

【0018】しかしながら、近年においてIC技術の向上と新しいインタフェースの採用等も加わり、プリンタ本体のロジック電源に5Vを用意することは、コスト面、サイズ面において不利な状況となってきた。ここでプリンタ本体のロジック電源電圧( $V_L$ )の主流として最近では3.3Vが用いられるようになった。

【0019】しかしながらこれまで実績のあるヘッド用基板のロジック電源電圧を単に5Vから3.3Vに低下させようとする、以下の現象が起こる。

【0020】①動作速度の問題

問題のひとつであるインクジェット記録ヘッド基板の画像データ転送能力(動作速度)の低下について以下に説明する。

【0021】図11は、インクジェット記録ヘッド用基板内の構成例である。図中1003は、外部から信号を受け取るパッドであり、このパッド1003は、ロジック電源電圧を受け取るVDD端子1006、ヒータ駆動電源電圧を受け取る $V_H$ 端子1008、グランドにつながるGND端子1005、CSS端子1007等を有している。また、画像データをシリアルで受け取りパラレル出力するシフトレジスタ等のロジック回路1002、ヒータを駆動するためのドライバ1001、ヒータ1004等がひとつのシリコン基板上に構成されている。

【0022】620ビットのヒータが形成されている場合について図12にさらに詳しく記載した。ここでは、620ビットのヒータを最大同時に40ビット駆動し、これを16回繰り返すことで620ビット全てのヒータを駆動する(1周期分)構成となっている。図13にそのタイミングを記述した。ここで一定の高速記録を行う場合に必要な駆動周波数15kHz(既存の製品でも使用)で620ビットを全て駆動する時にどの程度のスピードで画像データを送ることが必要かを説明する。

【0023】15kHzは66.67 $\mu$ sの周期となる。この時間内に40ビットの画像データ転送を16時分割(ブロック)分行わなくてはならない。これを計算すると画像データの転送速度は少なくとも12MHz以上は必要となる。この速度は、一般的なCPU等から考えると大きな値ではないが、インクジェット記録ヘッドの場合、稼動するキャリッジと本体を長いフレキシブル基板等でつないでいると友に、プリンタの小型化からキャリッジを小型化しなくてはならないニーズもあり、12MHzと

いう数字は決して小さい値ではなかった。

【0024】このような状況のもと、ロジック電源電圧を5Vから3.3Vに低下させた場合の転送能力の低下について図14を用いて説明する。図14(a)には、ロジック信号(電源)の電圧と画像データ転送可能である最大のCLK周波数について記述した。

【0025】図にあるようにロジック信号(電源)電圧の低下に伴い、CLK周波数が落ちていく傾向がある。これは、画像データ転送を行うためのCLK等の入力回路部、シフトレジスタ部に用いているMOSTランジスタの駆動能力がCMOSのゲート電圧としてそのまま利用されるロジック電源電圧の低下により同時に下がりことにより低下することによる。図によればゲート電圧の低下により駆動能力(ドレイン電流 $I_d$ )が低下することがわかる。

【0026】さらにインクジェット記録ヘッド基板においては、基板上においてヒータを駆動することにより、温度面でもスピードを満足することが必要である。これはインクをヒータによって吐出するインクジェット記録ヘッド用基板に特徴的に求められる能力である。図14(b)に基板の温度とCLK最大周波数の関係を示した。ここでは3.3V化した場合の能力の低下とそれだけでなく、温度が高くなるにつれてさらに能力が低下する傾向があることを示している。

【0027】図15に一般的なMOSTランジスタの $I_d-V_d$ 特性を示すが、ゲート電圧の低下により駆動能力(ドレイン電流 $I_d$ )が低下する特性となっている。

【0028】論理回路をMOSTランジスタで構成する場合、ゲート電圧にはロジック電源電圧にほぼ等しい電圧となるため、ロジック電源電圧の低下はMOSTランジスタの駆動能力の低下、ひいては回路の動作速度の低下を招くこととなる。

【0029】さらにインクジェット記録ヘッド基板は、同一基板上においてヒータを駆動するため、高い基板温度の場合にも動作スピードを満足することが必要である。これはインクをヒータによって吐出するインクジェット記録ヘッド用基板に特長的に求められる能力である。図14の下に基板の温度とCLK最大周波数の関係を示した。ここでは3.3V化した場合の能力の低下とそれだけでなく、温度が高くなるにつれてさらに能力が低下する傾向がある。

【0030】以上のように、これまで5Vでは12MHzのCLK周波数での回路動作に問題はなかったが、ロジック電源電圧の低電圧化、たとえば3.3V化に伴い動作速度を向上する必要性が出てきている。

#### 【0031】④ノイズ問題

さらに最近の記録ヘッドおよび記録ヘッドを用いた記録装置(プリンタ)においては高速化や多ビット化の影響から、電源ラインのインピーダンスにより発生する電圧降下やオーバシュート等のノイズ成分による誤動作が問題

になる場合がある。

【0032】例えば、代表的なA4プリンタの場合、本体電源からヘッドに至るまでのフレキシブル基板などの電源配線ケーブルの長さは約40cm程度になり、その抵抗(R)成分はケーブルの材質や並行に接続する本数により変化するがおよそ20mΩ~100mΩ、またインダクタンス(L)成分は0.1μH~0.5μH程になる。さらに電源ラインに寄生するインピーダンスとしてヘッドとのコンタクト部分に付く接触抵抗やヘッド自身が持つ容量(C)成分がある。接触抵抗としてはコンタクト部分の材質や電源端子として使用するパッドの数により変化するがおよそ30mΩ~200mΩ、また容量としてはおよそ10pF~100pF程になる。

【0033】電源ラインに流れる電流としては1セグメントにつき約150mA程度であり、1色あたりの最大同時駆動のセグメント数を16とした場合0.9Aとなる。したがって最近の6色カラープリンタにおいては瞬間的な総電流は5.4Aにもなる。

【0034】前述のインピーダンス成分R,L,Cからなる電源ラインに5.4Aの電流が流れた場合、オーバシュートによるリングングが発生しこれが電源ラインの電圧を揺らすことになる。その電圧変動は実測および電気回路シミュレーションから0.5V~1.0V程度である。

【0035】この電圧変動が特にドライバトランジスタのGNDラインに発生した場合には電流駆動のファンクションに誤動作を生じる可能性が大きい。このためこの電圧変動が起こった場合にも誤動作が起きないような手段をとる必要がある。

#### 【0036】⑤ロジック部電圧共通化問題

最近の記録ヘッドおよび記録ヘッドを用いた記録装置(プリンタ)においてはヒータ駆動回路やCPUなどの外部信号処理回路の高速化や設計ルールの微細化等によりロジック信号電圧は低電圧化する方向にあり、現状の5Vから3.3V化への転換が急速に進んでいる。

【0037】さらにCPUの低電圧化はその製造プロセスの微細化度の進行とともに進むことになり、例えば、0.5μmルールのプロセスを用いた場合の電源電圧は2.0V程度、0.15~0.18μmルールのプロセスを用いた場合の電源電圧は1.5Vあるいはそれ以下になることが予想される。このとき外部処理回路の信号電圧とヘッド内部のロジック信号電圧を等しくしておくことは共通化の観点から装置全体のコストダウンにとって重要であり、このことからヘッド内部のロジック信号電圧も今後3.3V→2.0V→1.5V→それ以下と低電圧化が進んでいくことになる。これに伴い特にロジック信号に従い、ドライバトランジスタの駆動を行う回路ブロックにおいて低電圧化に伴い誤動作が発生する可能性が高まるため低電圧に対応する手段を講じることや弊害を除去するための手段をとる必要がある。

【0038】本発明は上記問題点に対し、低電圧化され

たロジック電源電圧に対応し、ヘッドのロジック回路に大幅な変更を加えることなく所望の性能を発揮することができるように、記録装置本体および記録ヘッドの制御回路のコスト上昇を招くことなく、その制御回路の動作速度およびノイズ耐性を確保するとともに、記録ヘッドと記録装置本体とのロジック部電圧共通化問題を解決することができる記録ヘッド及びその記録ヘッドを用いた記録装置を提供することを目的としている。

【0039】

【課題を解決するための手段】上記目的を達成するために本発明の記録装置は、以下のような構成からなる。

【0040】即ち、与えられた駆動電圧に基づいて駆動される記録素子と、該記録素子の駆動を制御する論理回路とを備える記録ヘッドにおいて、前記与えられる駆動電圧として、第1の電圧を受ける第1端子部と、さらに前記与えられる駆動電圧として、前記第1の電圧より高い第2の電圧を受ける第2端子部と、前記第1の電圧に基づいて外部から入力される記録信号を前記第1の電圧より高く前記第2の電圧より低い第3の電圧に昇圧して前記論理回路に供給する第1のレベルコンバータとを有することを特徴とする記録ヘッドを備える。

【0041】さらに、前記論理回路からの前記第3の電圧に基づく出力を第2の電圧に昇圧して記録素子に供給する第2のレベルコンバータを有すると良い。

【0042】またさらに、第1のレベルコンバータを動作させるために前記第1の電圧で電源を供給する第1の定電圧源と、第2のレベルコンバータを動作させるために第2の電圧で電源を供給する第2の定電圧源とを備えると良い。

【0043】前記記録素子は、ヒータと、そのヒータを駆動するトランジスタを含むドライバとを有しており、そのヒータには第2の電圧より高いヒータ電圧が印加されることが望ましい。

【0044】さて、前記第1及び第2の定電圧源はヒータ電圧を電源電圧として前記第1の定電圧源は第1の電圧を基準電圧として動作しても良いし、或いは、第2の定電圧源がヒータ電圧を電源として動作する一方、第1の定電圧源は第2の定電圧源から供給される第2の電圧を電源電圧として第1の電圧を基準電圧として動作しても良い。加えて、第1の定電圧源から供給される第1の電圧での電力供給ラインの一端にコンデンサを付加すると良い。

【0045】なお、前記第1の電圧は3.3V、前記第3の電圧は5V程度であることが好ましい。

【0046】前記記録ヘッドは、インクを吐出して記録を行うインクジェット記録ヘッドでも良く、そのインクジェット記録ヘッドは、熱エネルギーを利用してインクを吐出するために、インクに与える熱エネルギーを発生するための電気熱変換体を備えていることがより好ましい。

【0047】また、前記第1の定電圧源はオペアンプにより構成されることが好ましい。

【0048】また他の発明に従えば、上記の構成の記録ヘッドを用いて記録ヘッドを行う記録装置を備える。

【0049】

【発明の実施の形態】以下添付図面を参照して本発明の好適な実施形態について詳細に説明する。

【0050】<装置本体の概略説明>図1は、本発明の代表的な実施形態であるインクジェットプリンタIJRAの構成の概要を示す外観斜視図である。図1において、駆動モータ5013の正逆回転に連動して駆動力伝達ギア5009～5011を介して回転するリードスクリュウ5005の螺旋溝5004に対して係合するキャリッジHCはピン（不図示）を有し、ガイドレール5003に支持されて矢印a、b方向を往復移動する。キャリッジHCには、記録ヘッドIJHとインクタンクITとを内蔵した一体型インクジェットカートリッジIJCが搭載されている。5002は紙押え板であり、キャリッジHCの移動方向に互って記録用紙Pをプラテン5000に対して押圧する。5007、5008はフォトカプラで、キャリッジのレバー5006のこの域での存在を確認して、モータ5013の回転方向切り換え等を行うためのホームポジション検知器である。5016は記録ヘッドIJHの前面をキャップするキャップ部材5022を支持する部材で、5015はこのキャップ内を吸引する吸引器で、キャップ内開口5023を介して記録ヘッドの吸引回復を行う。5017はクリーニングブレードで、5019はこのブレードを前後方向に移動可能にする部材であり、本体支持板5018にこれらが支持されている。ブレードは、この形態でなく周知のクリーニングブレードが本例に適用できることは言うまでもない。又、5021は、吸引回復の吸引を開始するためのレバーで、キャリッジと係合するカム5020の移動に伴って移動し、駆動モータからの駆動力がクラッチ切り換え等の公知の伝達機構で移動制御される。

【0051】これらのキャッピング、クリーニング、吸引回復は、キャリッジがホームポジション側の領域にきた時にリードスクリュウ5005の作用によってそれらの対応位置で所望の処理が行えるように構成されているが、周知のタイミングで所望の動作を行うようにすれば、本例にはいずれも適用できる。

【0052】<制御構成の説明>次に、上述した装置の記録制御を実行するための制御構成について説明する。

【0053】図2はインクジェットプリンタIJRAの制御回路の構成を示すブロック図である。制御回路を示す同図において、1700はプリンタ本体を制御する例えばパーソナルコンピュータなどから出力された記録信号をプリンタ本体へ入力するためのインタフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するROM、1703は各種デー

タ(上記記録信号や記録ヘッドI J Hに供給される記録データ等)を保存しておくDRAMである。記録ヘッド1708に対する記録データの供給制御を行うゲートアレィ(G. A.)であり、インタフェース1700、MPU1701、RAM1703間のデータ転送制御も行う。1710は記録ヘッド1708を搬送するためのキャリアモータ、1709は記録紙搬送のための搬送モータである。1705は記録ヘッドI J Hを駆動するヘッドドライバ、1706、1707はそれぞれ搬送モータ1709、キャリアモータ1710を駆動するためのモータドライバである。

【0054】上記制御構成の動作を説明すると、インタフェース1700に記録信号が入るとゲートアレィ1704とMPU1701との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ1706、1707が駆動されると共に、ヘッドドライバ1705に送られた記録データに従って記録ヘッドI J Hが駆動され、記録が行われる。

【0055】なお、図2に示す制御回路は3.3Vの電源電圧で動作するように構成されており、その制御回路から記録ヘッドI J Hに供給される記録データや制御信号も電圧3.3Vで制御される。

【0056】次に以上の構成の記録装置に用いられる記録ヘッドI J Hのいくつかの実施形態について基板上(ヒータボード上)に作りこまれる駆動回路の構成を中心に説明する。

【0057】なお、説明で用いる「素子基体上」という表現は、単に素子基体の上を指し示すだけでなく、素子基体の表面、表面近傍の素子基体内部側をも示すものである。また、本発明でいう「作りこみ(ビルトイン(built-in))」とは、別体の各素子を単に基体上に配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程などによって素子基体上に一体的に形成、製造することを示すものである。

【0058】なお、基板の上には各記録素子に対応してインク吐出口やこのインク吐出口に連通した流路を形成する部材(不図示)が設けられており、これにより記録ヘッドを構成している。

【0059】そして、この記録素子上に供給されるインクを記録素子の駆動によって加熱することで膜沸騰による気泡を発生させインクを吐出口から吐出する構成となっている。

【0060】まず、装置とヘッドとの関係から説明する。

【0061】<実施例1>図16は、従来のロジック電源電圧が本体含めて5Vであった時代に構築し、安定した品質を維持し製品化されてきているロジック電源電圧5V、ロジック信号入力HIGHレベルが5Vで最適化されたインクジェット記録ヘッド用基板2011を記録装置本体2000からロジック電源電圧3.3V、ロジ

ック信号入力HIGHレベル3.3Vでヘッドを駆動するロジック電源、信号が供給されている実施例を示す(GND、及び他の例えばヘッド内の温度を検出するためのセンサ等は図示せず)。

【0062】ロジック電源電圧5V、ロジック信号入力HIGHレベルが5Vで最適化されたインクジェット記録ヘッド用基板2011については、図20(a)に示す従来の構成と同様である。

【0063】ここで、記録装置本体2000と記録装置本体2000にプリントするためのデータを送信するPC等のコントローラ(図示せず)間はデータ通信方法(通信インタフェース2001)として電源電圧が3.3VであるUSBによりデータのやりとりがなされている。また、記録装置本体2000の基板内のCPU2004、ヘッドを駆動するための制御、画像処理等の複雑な処理を行うASIC等のロジックをメインとしたIC2005は3.3Vにより動作している。このIC2005の電源は図16に示すように記録装置本体2000に搭載された3.3V電源より供給されている。ここでインクジェット記録ヘッド2010を駆動するために装置内に設けられたロジック電源2002からの前記ロジック電源電圧2040(3.3V)とASIC等からの出力信号2030(HIGHレベル3.3V)、及びインクを吐出させるために発熱体を駆動するための高電圧電源(HV)2003からのヒータ駆動電圧2050(19V)が少なくとも記録装置本体2000からインクジェット記録ヘッド部2010に供給されている。

【0064】この実施例では、図20(b)に表されるようなヘッドに供給されるロジックの電源電圧2040、信号レベル2030がインクジェット記録ヘッド用基板にとって従来の5Vから3.3Vに低下したことによる、画像データ処理(転送)能力の低下を抑えるため、インクジェット記録ヘッド部2010(インクジェット記録ヘッドをささえているキャリッジ部を含む)に記録装置本体2000からの電圧的に安定しているロジック電源2002である3.3Vを基準として、一定の電圧増幅をおこなって出力として5Vをだすロジック電源電圧の昇圧部2020をインクジェット記録ヘッド部に配置した。この昇圧部2020により出力される5Vを従来から用いてきたロジック電源電圧及び入力信号のHIGHレベルが5Vで最適化されている発熱体、発熱体を駆動するためのドライバ、及びドライバを制御するためのロジック回路がシリコン等の半導体基板上に同時に形成されているインクジェット記録ヘッド用基板2011のロジック電源電圧として供給した。またこの昇圧部2020の電圧を3.3Vから5Vに上げるためのこの昇圧部2020の電源としては、発熱体を駆動するための電源電圧(19V)2050を利用した。この電源電圧2003は、発熱体を駆動する際の瞬間的に数Aという大電流により、リンギング、電圧降下等が高周波的



に発生するが、本発明による実施例においては、安定しているロジック電源電圧2040の3.3Vを基準として一定倍の増幅を行って5Vを作っていることから、昇圧部2020用の電源としては5Vに対して十分に大きい値であればその電源が変動しても、一定倍の増幅部により出力の5Vは変動しないというメリットがある。発熱体を駆動するための電源電圧2050は、5Vに対して十分高い電圧であるので、本実施例において昇圧部2020より安定した5Vの電圧を出力することができる。本実施例によりインクジェット記録ヘッド用基板2011に、ロジック電源電圧として5Vを供給することができたことにより、インクジェット記録ヘッド用基板2011内にある多数のロジック回路が5Vの振幅で動作することにより従来のロジック電源電圧が5Vでの動作速度に近づけることができた。大電流を流すHV系とロジック回路が発熱部を含めて一体に形成されたインクジェット記録ヘッド用基板のロジック部を3.3Vに最適化することは容易ではないため、本発明により本体側のロジック電源電圧・信号出力レベルが変化しても従来の技術を利用することができた。

【0065】<実施例2>実施例1においては、ヘッド部2010に基板2011とは別部品として記録装置本体2000から供給されるロジック電源電圧昇圧部2020を設けた。ここでインクジェット記録ヘッド用基板2011は発熱体を駆動するための高耐圧、大電流対応のドライバ、及びシフトレジスタ等画像データを処理するための微細なルールで形成されたロジック回路の両方を備えており、半導体プロセスとして電圧をアップする昇圧部2020を形成することができることに着目した。そこで本発明の実施例2として、実施例1での昇圧部2020をインクジェット記録ヘッド用基板2011内に同時に形成した(図17)。この場合、従来のインクジェット記録ヘッド用基板としての機能等はそのまま昇圧部のみ追加する構成をとっている。こうすることにより、別部品として搭載する必要性がなくなり、部品コスト、部品スペース、実装コスト等においてメリットがある。

【0066】<実施例3、4>これら2つの実施例は、図18及び図19を用いて夫々説明する。

【0067】実施例1、2においては、インクジェット記録ヘッド用基板2011に供給するロジック電源電圧2040にヘッド2010、インクジェット記録ヘッド用基板2011内等で本体のロジック電源電圧である3.3Vを基準に電圧増幅することで作成した5Vを利用することで速度アップを実現した。ただし、前記インクジェット記録ヘッド用基板2010に記録装置本体2000より供給されるロジック信号HIGHレベル2030については、まだ3.3Vのままでありインクジェット記録ヘッド用基板2011内の大部分が5Vの振幅で動作しているので従来からは処理スピードがアップし

ているがさらにスピードをあげる手段としてこの実施例においては、3.3Vのロジック信号を受け取り、信号出力レベルを5Vにレベルシフトする高速処理用IC2021を用意することを行った。インクジェット記録ヘッド用基板2011は、ロジックのプロセス自体が5Vで最適化されており、高速で信号レベルが変化するロジック信号部についてロジック電源電圧のDC的な部分のように単純に3.3Vを5Vにレベルシフトすることはできない。

【0068】したがって、この実施例においては3.3Vに最適化された別プロセスのIC2021を容易して、記録装置本体2000からの3.3Vの振幅で供給されるロジック信号2030を一度受けて、遅延なく高速で5Vに変換して出力する高速ロジック信号振幅レベルシフト部2021を別部品でさらにインクジェット記録ヘッド2010に構成した。このロジック信号レベルシフト部は、発熱体、発熱体を駆動するためのドライバ一体ICに求められる高耐圧、大電流、熱に影響されることはなく、単純に高速にレベルを3.3Vから5Vにシフトするものである。レベルをシフトした後の5Vの電源がこのレベルシフト部2021は必要となるが、この電源を本発明においては、実施例1あるいは2で説明したロジック電源電圧昇圧部2020の出力を利用した。実施例3、4においては、このレベルシフト部に3.3Vと5Vの両方をこのレベルシフト部の電源として供給しているが、5Vのみでも問題はない。

【0069】この実施例により、これまで長い時間をかけて発熱体、ドライバ、ロジック回路をロジック電源電圧5Vでマッチングして安定性を確保してきたインクジェット記録ヘッド用基板を印字装置本体の環境(ロジック電源電圧低下)によってスピードダウンをせずに利用できるようになった。

【0070】以下、記録ヘッド、特に基板内における回路の詳細を説明する。

【0071】<第1実施形態>図3は第1実施形態に従う記録ヘッドIJHの制御回路の構成を示すブロック図である。なお、図3において、従来例で説明したのと同じ構成要素や同じ信号には同じ参照番号や記号を付しその説明は省略する。

【0072】図3に示されているように、この制御回路には電源端子としてヒータ電源端子VHおよびロジック電源端子VLの2端子が設けられている。ここでVHからはヒータ用の電源電圧( $V_L < V_H$ )が供給され、VLから記録装置本体のLSI電源電圧である、例えば、3.3Vの電圧が供給される。また、n個のロジック信号入力端子IN1、IN2、……INnを介して供給される記録装置本体のLSIからのロジック信号の振幅はVLと同電位である。

【0073】さて、シュミットトリガ回路101により波形整形された記録装置本体から転送されたロジック信



号IN1、IN2、……INnは、その振幅レベルを高くするためにレベルコンバータ(LVC)107へ入力される。

【0074】レベルコンバータ(LVC)107は、ロジック信号の振幅レベルを所望の回路動作速度およびノイズ耐性が得られる電圧まで高めることを目的として備えられたものである。この実施形態において、この電圧レベル(VM2)は、 $V_L < VM2 < V_H$ となっており、このVM2は制御回路に設けられた定電圧源108においてVHを電源電圧とし、VLを基準電位として生成された電圧である。

【0075】レベルコンバータ(LVC)107において振幅レベルがVLからVM2にまで高められたロジック信号は、同じくVM2を電源とする論理回路102へと入力される。論理回路102は、振幅レベルがVM2となったロジック信号に基づいてヒータに通電を行うタイミングやその通電時間などを各ヒータに応じてそれぞれ決定し、従来例と同様に、レベルコンバータ(LVC)103を経由してヒータドライバのトランジスタ104へと接続される。

【0076】レベルコンバータ(LVC)103を経由するのは、従来例と同様に論理回路102の出力電圧(VM2)をより高い電圧(VM1)へと電圧レベル変換してヒータドライバ104を駆動することで、そのトランジスタの駆動能力を向上することを目的としているからである。ここで、 $VM2 < VM1 < V_H$ であり、VM1はヒータ駆動電圧(VH)に基づいて定電圧源106により生成される。

【0077】通常、VM1の値は、ヒータドライバのトランジスタのデバイス耐圧により決定され、トランジスタの駆動能力を向上する目的で耐圧以下のできるだけ高い値としている。

【0078】図4は定電圧源108の構成を示す回路図である。

【0079】図4に示すように、定電圧源108はVLを基準電位、VHを電源電圧としたオペアンプ201と抵抗202、および抵抗203とで構成される。ここで、VM2が論理回路102において所望の回路動作速度およびノイズ耐性が得られる電圧となるように抵抗202および抵抗203の抵抗値は設定される。

【0080】従来例でも説明したように、ヒータ電源電圧(VH)は製品の仕様により10数V～数10Vとなる。このヒータ電源からは、インク発泡時に瞬間的に数Aの電流が流れ、その時に電源配線などでの電圧降下の影響で数V(0.5～1.0V)程度の電源電圧変動が発生する。このとき、論理回路102の駆動電圧(VM2)はこの電源電圧変動の影響を受けない値、例えば、5V程度となるように各抵抗値を設定することでヒータ電源電圧(VH)が変動しても安定した電圧を得ることが可能となる。ここで、基準電位(VL)は、例えば

3.3Vやそれ以下という論理回路の駆動電圧(VM2)よりも低くなっている。

【0081】ここで基準電位(VL)にはヒータ電源電圧のように大きい電流が流れることはないため、電源電圧として安定している。この安定した基準電位により、定電圧源108より供給される論理回路駆動電圧(VM2)は安定した電圧とすることができ、安定した回路動作速度およびノイズ耐性を得ることが可能となる。

【0082】さて、定電圧源106の内部回路は図4に示した定電圧源108と同様の構成でも良いが、従来例で示した図9に示す構成でも良い。定電圧源106が従来例で示した図9に示す構成をとる場合、VM1はヒータ電源電圧(VH)の変動により変化することになる。しかし、この変化が、ヒータドライバ104のトランジスタのオン抵抗の変化として大きく現れないように電圧を設定すれば動作上問題はない。

【0083】また、図3に示すレベルコンバータ(LVC)103、107は、従来例で示した図10に示す構成と同様の回路構成をとることで実現できる。この場合、レベルコンバータ107のインバータの電源はVM2を用いることとなる。

【0084】しかしながら、消費電力を抑えたり、PMOSトランジスタの耐圧が十分得ることが難しい場合などには、レベルコンバータの構成を図5に示す構成にすることが望ましい。

【0085】図5はレベルコンバータ103、107の別の構成を示す回路図である。

【0086】この構成によれば、電圧変換回路にNMOSとPMOSを組み合わせたCMOSインバータを採用することにより電圧変換するために貫通電流が流れることなく、消費電流を低く抑えることが可能となる。このレベルコンバータは、NMOSTランジスタのみ高耐圧化が可能で、PMOSTランジスタの耐圧を十分得ることが難しい場合などに採用すると効果的である。

【0087】従って以上説明した実施形態に従えば、シュミットトリガ回路の後段にレベルコンバータを設けることにより、記録装置本体から供給されるロジック電圧が従来とは異なり低く(例えば、3.3V)でも、このレベルをVM2に昇圧して例えば、5V程度にして論理回路に供給するので、ヒータ電源電圧(VH)が変動しても安定した電圧でロジック電圧を得ることができる。

【0088】さらにこの昇圧に用いる5V程度の電圧(VM2)は、ヒータ電源電圧(VH)から記録ヘッド基板内部で発生させることで本体から別途専用の電源供給を受ける必要がない。

【0089】またさらに、昇圧するための5V程度の電圧(VM2)を発生させる定電圧源108は、記録装置本体が既に有しているロジック電圧(VL)、例えば3.3Vを基準電圧として利用することで、大電流が流れる故に変動が大きいヒータ電源電圧(VH)の影響を

受けることなく、安定した電圧供給が可能となる。ここでロジック電圧はヒータ電源電圧と異なり、大電流による電源電圧変動はないため安定した基準電位となりうる。

【0090】これにより、記録装置本体側からは低電圧のロジック電圧を供給すれば良く、記録ヘッドへの信号供給に特別な電源回路を備える必要はなくなる。これは記録装置本体のコスト削減に寄与する。また、記録ヘッドの制御回路では論理回路が依然として高い電圧（例えば、5V）で動作できるので、ヒータ電源電圧の変動による影響をうけにくく、信頼性の高い動作（速度、ノイズ耐性）を確保できる。また入力される低電圧のロジック電圧がより低い電圧、たとえば3.3V→2.0V→1.5V→それ以下と低電圧化が進んでいく場合においても、入力段のシュミットトリガ回路のしきい値を調整するだけで同様な信頼性の高い動作が実現でき、記録装置本体ロジック部とのインタフェースに関する弊害を解決することが容易となる。

【0091】＜第2実施形態＞第1実施形態では、論理回路102の駆動電圧（VM2）をヒータ電源電圧（VH）に基づいて定電圧源108で発生させていた。上述のようにVHは通常10数V～数10Vの電圧があるので、VHを定電圧源108の電源として用いる場合には、定電圧源108を構成する素子の耐圧をVH以上とする必要がある。この耐圧の確保のためには、素子のサイズの拡大や素子を形成するための製造プロセスの工夫など、コストを上昇を伴った対策が必要となる場合がある。

【0092】この実施形態では、この耐圧を確保するための素子サイズ拡大やプロセス変更などを必要とせず、定電圧源108を形成できる例について説明する。

【0093】図6は第2実施形態に従う記録ヘッドIJHの制御回路の構成を示すブロック図である。なお、図6において、図3や従来例で説明したのと同じ構成要素や同じ信号には同じ参照番号や記号を付しその説明は省略する。

【0094】図6に示す構成から分かるように、この実施形態では定電圧源108の電源として、外部から供給されるVHを直接用いるのではなく定電圧源106の出力電圧であるVM1を用いる構成としている。

【0095】定電圧源106はヒータ駆動電圧を生成することを目的とした回路ブロックであり、その回路は例えば図9に示す構成で実現される。定電圧源106の出力電圧VM1は、ヒータ駆動素子であるパワートランジスタの耐圧以下の電圧となるように設定されている。この耐圧の確保は従来からもなされており、この目的のために素子サイズの拡大やプロセス変更などは必要としない。そのため、定電圧源108にVM1を電源として用いれば素子サイズの拡大やプロセス変更などは必要とせず、その機能の実現が可能となる。

【0096】例えば、定電圧源108の出力電圧（VM2）を5V、VM1を8Vと仮定すると、これらの電圧差は3Vとなる。一方、VHの電源電圧変動が数Vの範囲で発生した場合には、図9に示した定電圧源106の分圧抵抗401と402の抵抗比によりVM1の変動電圧は圧縮される。具体的には、ヒータ電源電圧（VH）の変動電圧が $\Delta VH$ のとき、VM1の変動は抵抗401と402の抵抗値をそれぞれR1、R2とすると、 $\Delta VH \times R2 / (R1 + R2)$ にほぼ等しいものとなる。

【0097】このようにVM1の変動がVHの変動に比較して圧縮されるため、定電圧源108の電源としてVM1を用いれば、同様に定電圧源108の出力電圧（VM2）の変動も現れにくいものとなる。さらに、VM2=5V、VM1=8Vであれば、アンプの出力電圧の駆動範囲から3V程度の変動範囲をアンプで吸収することが可能であるため、十分にVM2の変動を抑制することができる。

【0098】従って以上説明した実施形態に従えば、ヒータ駆動電圧を生成するための定電圧源の出力電圧を論理回路のロジック電圧を生成するための定電圧源の電源電圧とする構成をとることで、論理回路の駆動電源となる定電圧源の回路構成として耐圧を高めた特別な素子を用いる必要がなくなり、かつ安定した電源電圧を供給可能となる。

【0099】これにより素子のサイズの拡大や素子を形成するための製造プロセスの工夫などが不要となり、コストの削減に資する。

【0100】＜第3実施形態＞第1実施形態では論理回路102の駆動電圧（VM2）をヒータ電源電圧（VH）に基づき定電圧源108で発生させ、また、第2実施形態では、論理回路102の駆動電圧（VM2）を定電圧源106の出力電圧（VM1）に基づいて定電圧源108で発生させていた。

【0101】さて、論理回路は一般的にCMOS回路により形成される事が多いが、CMOS回路では回路動作に伴い、瞬間的に貫通電流が流れることになる。この貫通電流は電源ラインに存在するインピーダンスやアンプの出力インピーダンスに依存したノイズを発生させ、その結果、VM2にはそのノイズに起因した電圧変動がわずかに生じる場合がある。

【0102】この電圧変動を抑制するように、定電圧源108を構成するアンプの出力段のトランジスタは動作するが、論理回路の貫通電流に伴うノイズには数10KHz以上の高い周波数成分が含まれ、定電圧源108を構成するアンプのスルーレート以上の電圧変動が発生する可能性がある。このような電源電圧変動をより緩やかなものとし電源の安定化を図るために、この実施形態では、電圧VM2を記録ヘッドの制御回路外部に出力するためのパッドを追加し、外部にコンデンサを付加する構成をとる。

【0103】図7は第3実施形態に従う記録ヘッドI J Hの制御回路の構成を示すブロック図である。なお、図7において、図3や従来例で説明したのと同じ構成要素や同じ信号には同じ参照番号や記号を付しその説明は省略する。

【0104】図7に示されているように、定電圧源108から出力される論理回路の駆動電圧（VM2）は論理回路102へと接続される一方、外部パッド109へと引き出されている。外部パッド109は、さらに記録ヘッドの制御回路外部に設けられたコンデンサ110の一端へフレキシブル基板などを介して電氣的に接続されている。そして、コンデンサ110の他の一端は基板電位へと接続される。

【0105】ここで、定電圧源108の出力電圧（VM2）から外部パッド109を介してコンデンサ110の一端にいたる配線インピーダンスが十分小さく、かつコンデンサ110の周波数特性が定電圧源108のアンプのスルーレートより高い周波数範囲でも大きく低下しない特性とする。

【0106】さて、論理回路102が動作したとき流れる貫通電流によって、出力電圧（VM2）にはノイズが発生、電源電圧変動が生じる。VM2が変動すると、定電圧源108の中のアンプは変動した電源電圧を安定させようと動作する。しかしながら、このアンプのみではアンプの動作速度よりも高速な電源電圧変動に対しては電圧を安定させることができない。

【0107】この実施形態では、このような場合を考慮し、コンデンサ110が低いインピーダンスでVM2の電源ラインに接続されていることで、電源電圧変動を抑制するようにしている。

【0108】論理回路102の動作に伴って発生するVM2の電源ノイズは定電圧源108へと入力される。これにตอบสนองして、定電圧源108を構成するアンプは、入力してきた電圧変動に従い、その変動を打ち消すように出力電圧を変化させ安定なVM2電圧となるように動作する。しかし、上述のようにこのアンプの安定化動作はアンプ固有のスルーレート以上の速さには追従することができない。一方、コンデンサ110は、高周波数ノイズ、例えば、論理回路が動作時に発生するリップルノイズなどを打ち消すように電荷の充放電を行う働きをする。このコンデンサの働きによりVM2の電圧変動は緩やかなものとなる。このようにして緩やかとなった電圧変動に対して、定電圧源108の動作速度を最適化することでVM2をより安定なものとなる。

【0109】従って以上説明した実施形態に従えば、論理回路の動作に伴って発生する電源ノイズをより緩やかなものに抑制することができるので、定電圧源のアンプでも十分に対応することができ、ノイズ耐性のより一層向上が図られる。また電源パッドを用いることなく、記録ヘッド基体内にコンデンサを形成することでも同じ効

果を得ることが期待できる。

【0110】以上の実施形態において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに収容される液体はインクであるとして説明したが、その収容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに収容されていても良い。

【0111】そして以上の実施形態は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段（例えば電気熱変換体等）を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0112】その代表的な構成や原理については、例えば、米国特許第4723129号明細書、同第4740796号明細書に開示されている基本的な原理を用いて行うものが好ましい。この方式はいわゆるオンデマンド型、コンティニュアス型のいずれにも適用可能であるが、特に、オンデマンド型の場合には、液体（インク）が保持されているシートや液路に対応して配置されている電気熱変換体に、記録情報に対応して核沸騰を越える急速な温度上昇を与える少なくとも1つの駆動信号を印加することによって、電気熱変換体に熱エネルギーを発生せしめ、記録ヘッドの熱作用面に膜沸騰を生じさせて、結果的にこの駆動信号に1対1で対応した液体（インク）内の気泡を形成できるので有効である。この気泡の成長、収縮により吐出用開口を介して液体（インク）を吐出させて、少なくとも1つの滴を形成する。この駆動信号をパルス形状にすると、即時適切に気泡の成長収縮が行われるので、特に応答性に優れた液体（インク）の吐出が達成でき、より好ましい。

【0113】このパルス形状の駆動信号としては、米国特許第4463359号明細書、同第4345262号明細書に記載されているようなものが適している。なお、上記熱作用面の温度上昇率に関する発明の米国特許第4313124号明細書に記載されている条件を採用すると、さらに優れた記録を行うことができる。

【0114】記録ヘッドの構成としては、上述の各明細書に開示されているような吐出口、液路、電気熱変換体の組み合わせ構成（直線状液流路または直角液流路）の他に熱作用面が屈曲する領域に配置されている構成を開示する米国特許第4558333号明細書、米国特許第4459600号明細書を用いた構成も本発明に含まれるものである。加えて、複数の電気熱変換体に対して、共通するスロットを電気熱変換体の吐出部とする構成を開示する特開昭59-123670号公報や熱エネルギーの圧力波を吸収する開口を吐出部に対応させる構成を開示する特開昭59-138461号公報に基づいた構

成としても良い。

【0115】さらに、記録装置が記録できる最大記録媒体の幅に対応した長さを有するフルラインタイプの記録ヘッドとしては、上述した明細書に開示されているような複数記録ヘッドの組み合わせによってその長さを満たす構成や、一体的に形成された1個の記録ヘッドとしての構成のいずれでもよい。

【0116】加えて、上記の実施形態で説明した記録ヘッド自体に一体的にインクタンクが設けられたカートリッジタイプの記録ヘッドのみならず、装置本体に装着されることで、装置本体との電気的な接続や装置本体からのインクの供給が可能になる交換自在のチップタイプの記録ヘッドを用いてもよい。

【0117】また、以上説明した記録装置の構成に、記録ヘッドに対する回復手段、予備的な手段等を付加することは記録動作を一層安定にできるので好ましいものである。これらを具体的に挙げれば、記録ヘッドに対してのキャッピング手段、クリーニング手段、加圧あるいは吸引手段、電気熱交換体あるいはこれとは別の加熱素子あるいはこれらの組み合わせによる予備加熱手段などがある。また、記録とは別の吐出を行う予備吐出モードを備えることも安定した記録を行うために有効である。

【0118】さらに、記録装置の記録モードとしては黒色等の主流色のみの記録モードだけではなく、記録ヘッドを一体的に構成するか複数個の組み合わせによっても良いが、異なる色の複色カラー、または混色によるフルカラーの少なくとも1つを備えた装置とすることもできる。

【0119】以上説明した実施の形態においては、インクが液体であることを前提として説明しているが、室温やそれ以下で固化するインクであっても、室温で軟化もしくは液化するものを用いても良く、あるいはインクジェット方式ではインク自体を30℃以上70℃以下の範囲内で温度調整を行ってインクの粘性を安定吐出範囲にあるように温度制御するものが一般的であるから、使用記録信号付与時にインクが液状をなすものであればよい。

【0120】加えて、積極的に熱エネルギーによる昇温をインクの固形状態から液体状態への状態変化のエネルギーとして使用せしめることで積極的に防止するため、またはインクの蒸発を防止するため、放置状態で固化し加熱によって液化するインクを用いても良い。いずれにしても熱エネルギーの記録信号に応じた付与によってインクが液化し、液状インクが吐出されるものや、記録媒体に到達する時点では既に固化し始めるもの等のような、熱エネルギーの付与によって初めて液化する性質のインクを使用する場合も本発明は適用可能である。

【0121】さらに加えて、本発明に係る記録装置の形態としては、コンピュータ等の情報処理機器の画像出力端末として一体または別体に設けられるものの他、リー

ダ等と組み合わせた複写装置、さらには送受信機能を有するファクシミリ装置の形態を取るものであっても良い。

【0122】なお、本発明は、複数の機器（例えばホストコンピュータ、インタフェース機器、リーダ、プリンタなど）から構成されるシステムに適用しても、一つの機器からなる装置（例えば、複写機、ファクシミリ装置など）に適用してもよい。

【0123】

【発明の効果】以上説明したように本発明によれば、記録装置から供給される記録信号などのロジック信号が低電圧になっても、記録ヘッド内の論理回路を適切な電圧で動作させることができ、かつ、記録装置から論理回路を動作させるために別途電源の供給を受けることないという効果がある。

【0124】これにより記録装置全体としてもコストの削減が図られることになる。

【0125】また、論理回路を駆動させる電源電圧をヒータを駆動させるために用いられる第2の電圧よりも低い第1の電圧を基準電圧として発生させることにより、安定した電圧で論理回路の駆動が可能となり、これにより、論理回路の動作速度が低下することなく、またさらにノイズによる誤動作や電源電圧変動に対しても耐性が確保されるという利点がある。

【図面の簡単な説明】

【図1】本発明の代表的な実施形態であるインクジェット方式に従って記録を行う記録ヘッドを備えた記録装置の概略構成を示す斜視図である。

【図2】図1に示す記録装置の制御回路を示すブロック図である。

【図3】本発明の第1実施形態に従う記録ヘッドI J Hの制御回路を示すブロック図である。

【図4】定電圧源108の内部構成の例を示す図である。

【図5】レベルコンバータ(LVC)107の構成例を示す図である。

【図6】本発明の第2実施形態に従う記録ヘッドI J Hの制御回路を示すブロック図である。

【図7】本発明の第3実施形態に従う記録ヘッドI J Hの制御回路を示すブロック図である。

【図8】従来のインクジェット方式に従う記録ヘッドの制御回路の構成を示すブロック図である。

【図9】定電圧源106の内部構成の例を示す図である。

【図10】レベルコンバータ(LVC)103の構成例を示す図である。

【図11】インクジェット記録ヘッド用基板内の構成例を示す図である。

【図12】インクジェット記録ヘッド用基板内の構成例の詳細を示す図である。

【図13】インクジェット記録ヘッド用基板駆動タイミングを示す図である。

【図14】ロジック電源電圧を5Vから3.3Vに低下させた場合の転送能力の低下を示す図である。

【図15】MOSトランジスタの $I_d-V_d$ 特性を示す図である。

【図16】実施例1における装置本体とヘッドとの信号および電源電圧の供給される構成を示す図である。

【図17】実施例2における装置本体とヘッドとの信号および電源電圧の供給される構成を示す図である。

【図18】実施例3における装置本体とヘッドとの信号および電源電圧の供給される構成を示す図である。

【図19】実施例4における装置本体とヘッドとの信号および電源電圧の供給される構成を示す図である。

【図20】従来の装置本体とヘッドとの信号および電源電圧の供給される構成を示す図である。

【符号の説明】

## 101 シュミットトリガ回路

102 論理回路

103、107 レベルコンバータ

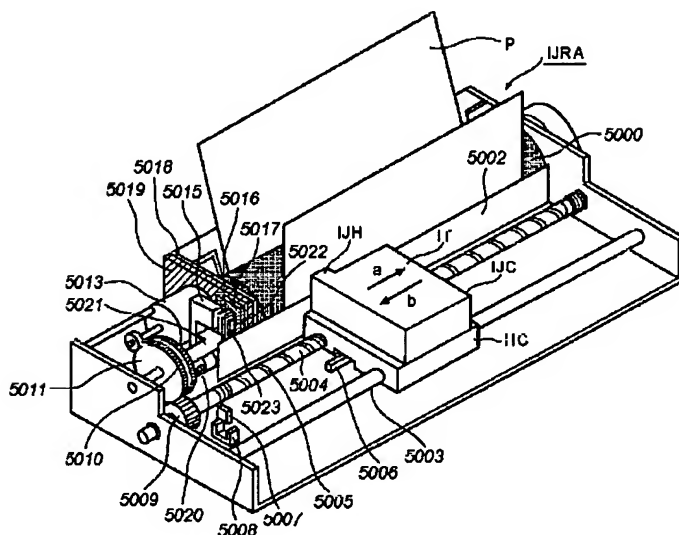
104 ヒータドライバ

105 ヒータ

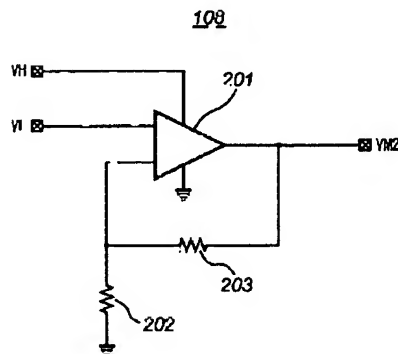
106、108 定電圧源

I J H 記録ヘッド

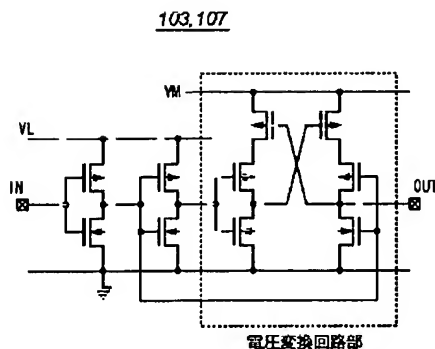
【図1】



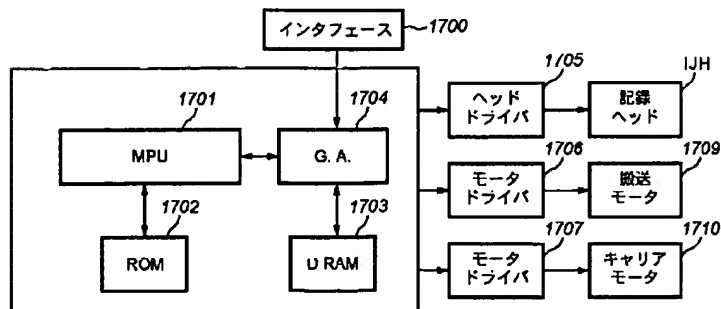
【図4】



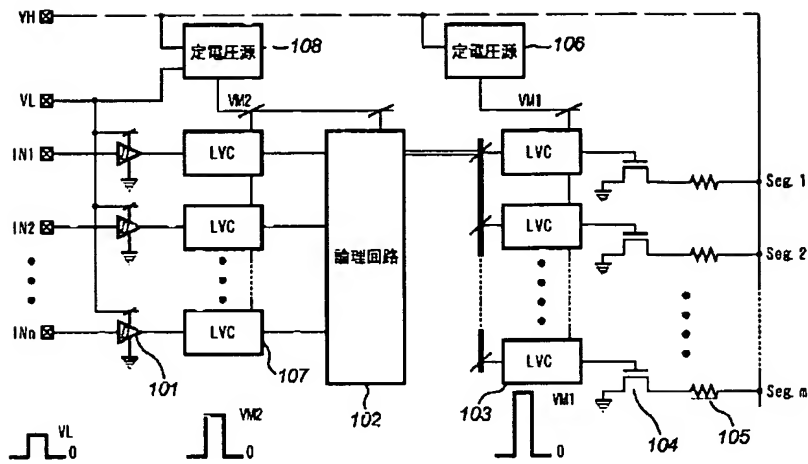
【図5】



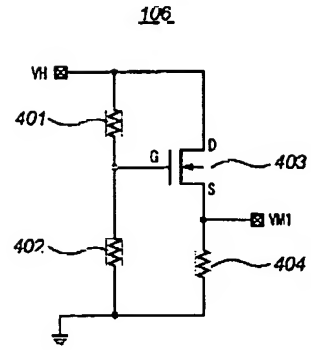
【图2】



【図3】

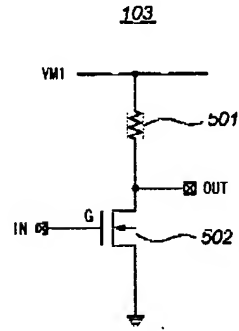
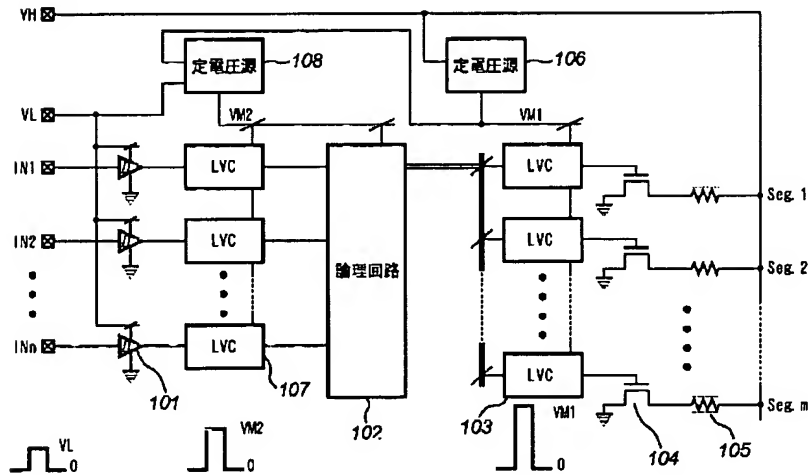


【図9】

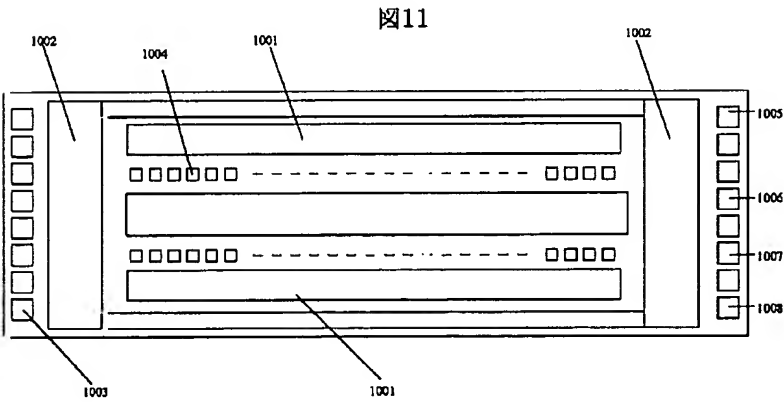


【図10】

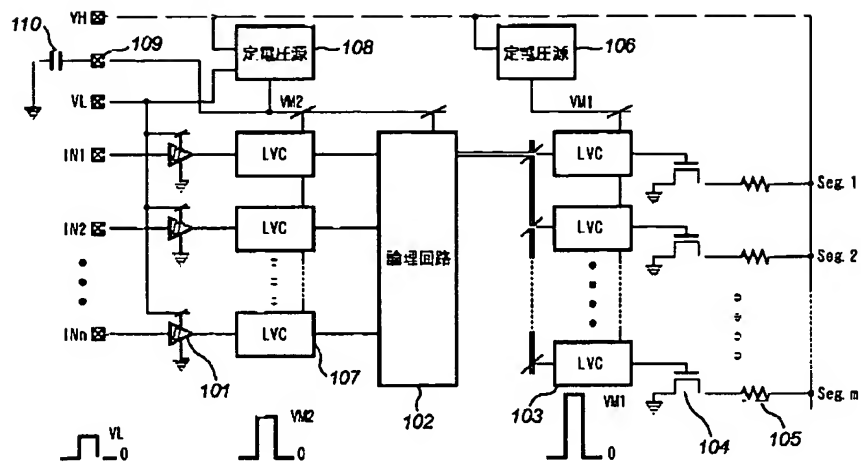
【図6】



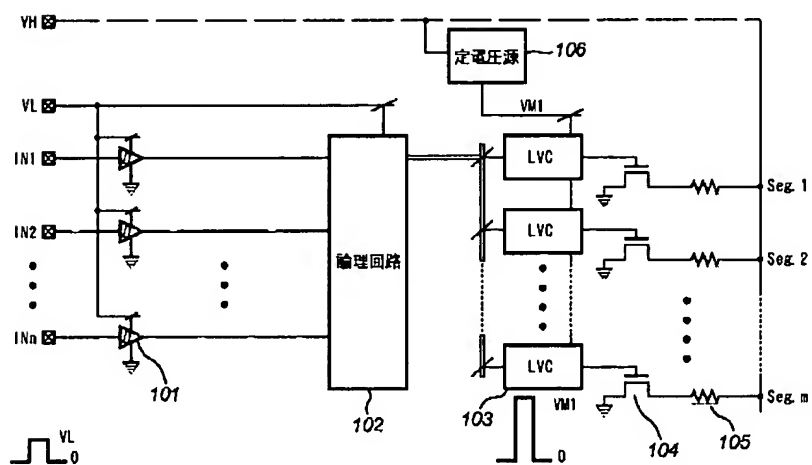
【図11】



【図7】

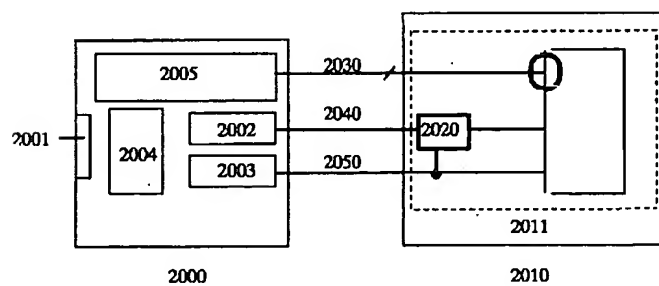


【図8】



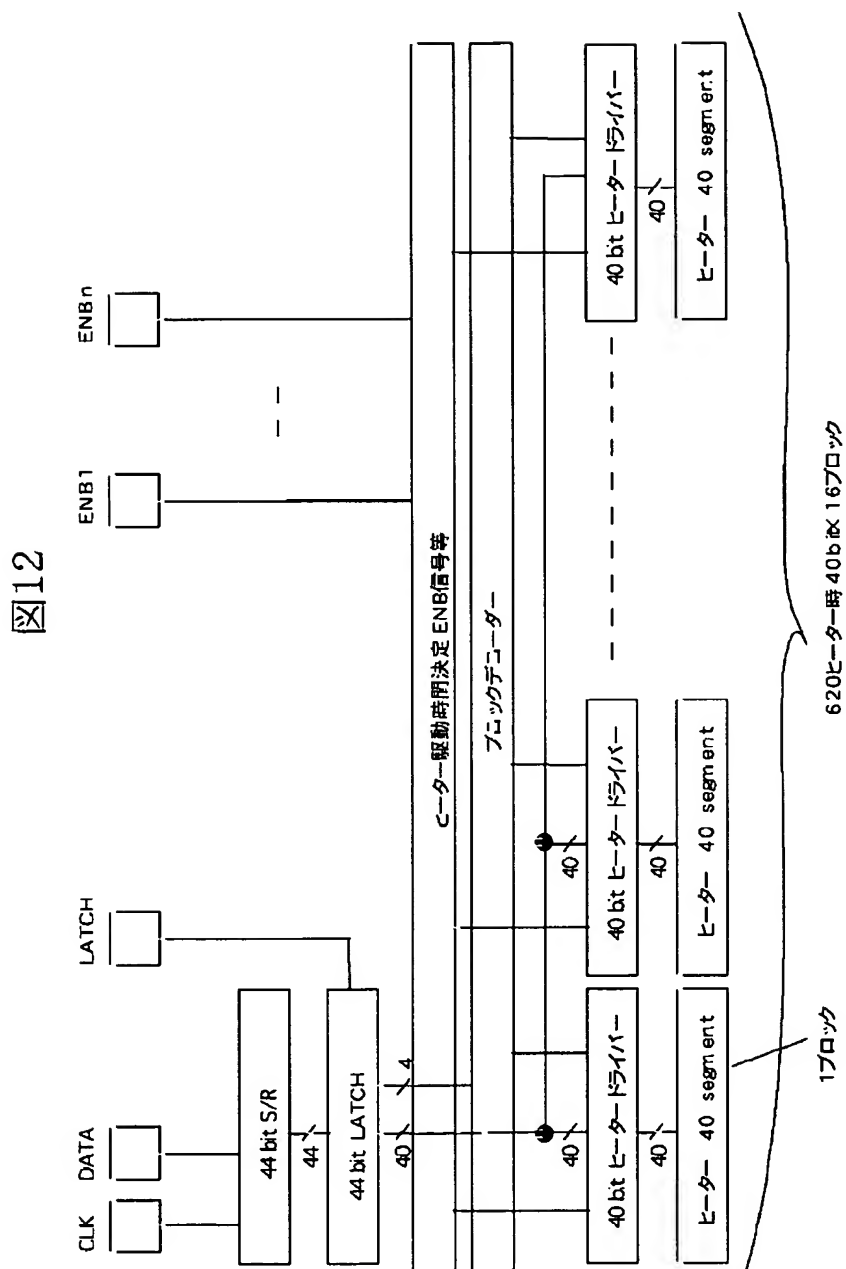
【图 16】

图16



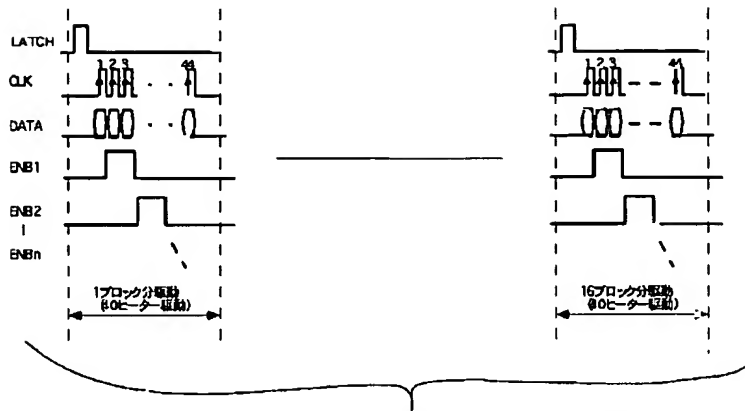


【図12】



【図13】

図13

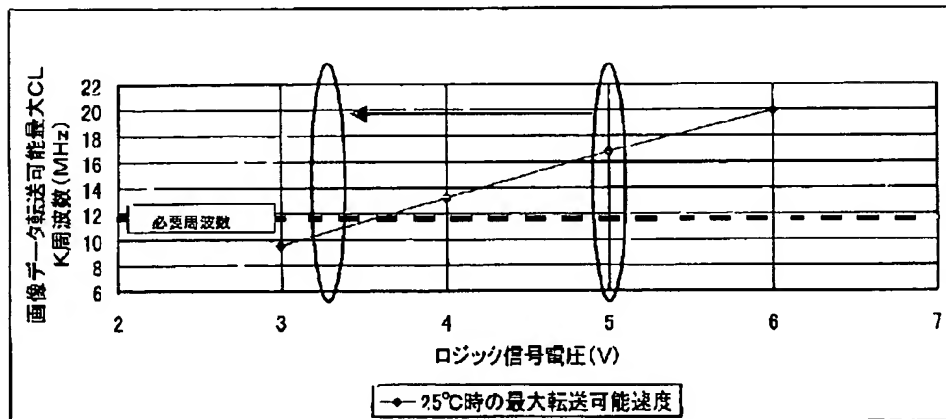


基板内全ヒーター（40ヒーター×16時分割620ヒーター）を1回駆動（1周期）

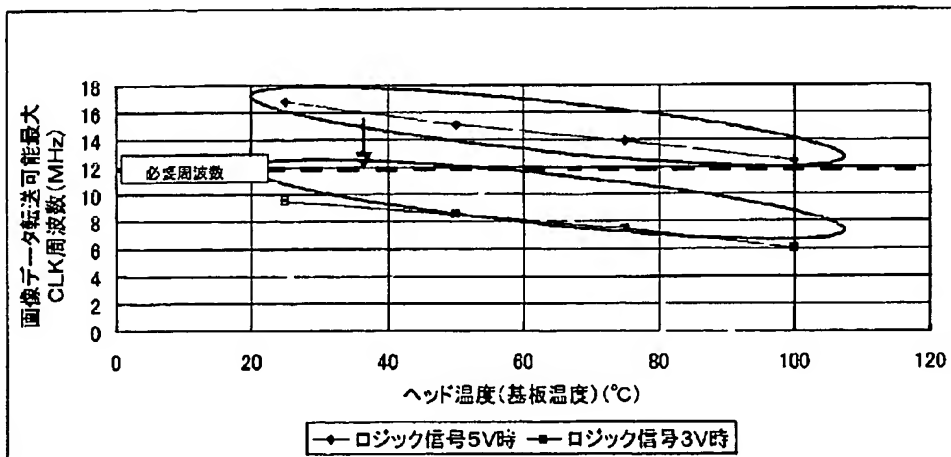
【図14】

図14

(a)

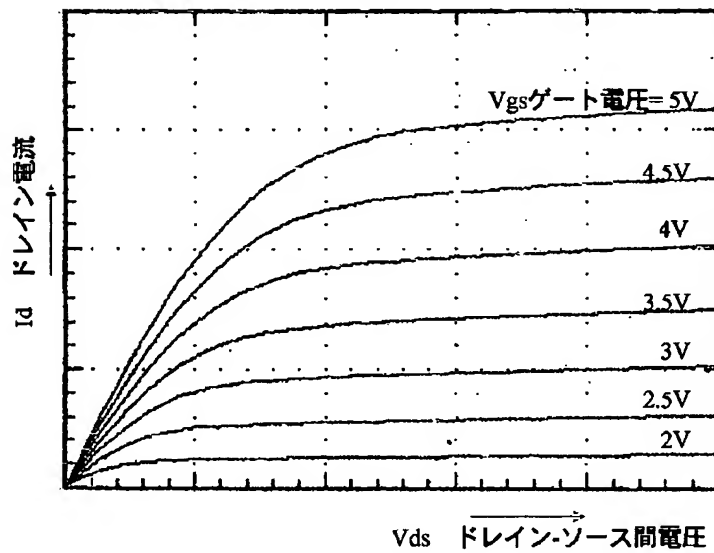


(b)



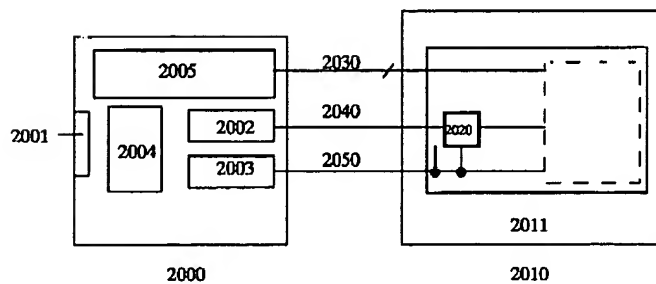
【図15】

図15



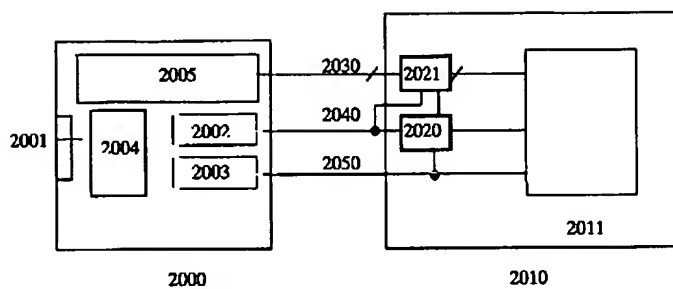
【図17】

図17



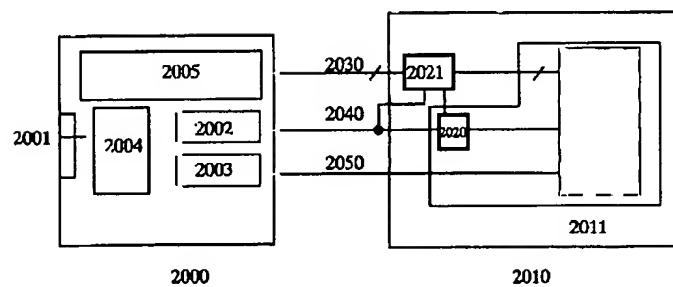
【图18】

图18



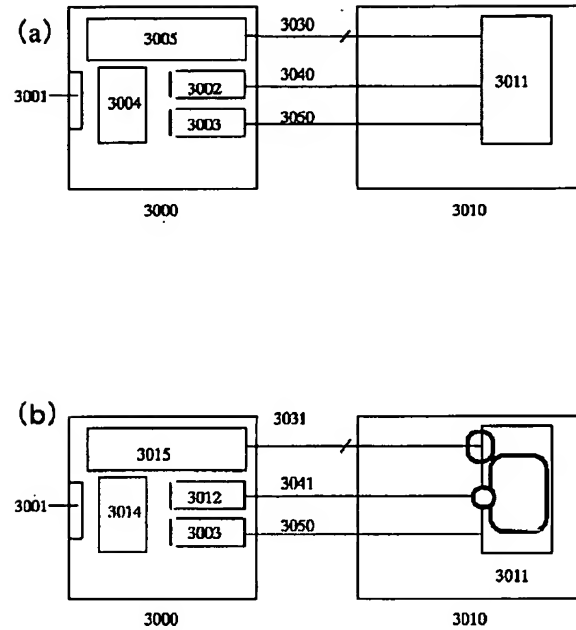
【图19】

图19



【図20】

図20



フロントページの続き

(72)発明者 平山 信之  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72)発明者 今仲 良行  
東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内  
Fターム(参考) 2C056 EA24 FA03 FA10 HA01  
5J056 AA32 BB18 CC10 CC11 CC21  
DD00 DD13 DD29 DD51 EE11  
FF08 GG06